

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-199152
(43)Date of publication of application : 04.08.1995

(51)Int.Cl.

G02F 1/133
G02F 1/136
G09G 3/36

(21)Application number : 05-349339

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 28.12.1993

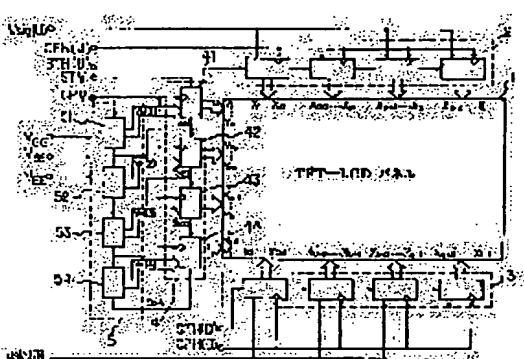
(72)Inventor : OKUMURA HARUHIKO
FUJIWARA HISAO
ITO TAKESHI

(54) LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PURPOSE: To provide a liquid crystal display device having long service life which can generate a high quality picture and prevent the degradation in a writing characteristic, the degradation in holding characteristic caused by narrowness of a dynamic range of a scanning signal driving IC, and also the degradation of liquid crystal itself.

CONSTITUTION: This device is provided with a TFT-LCD panel 1 consisting of plural signal lines and scanning lines arranged in the direction of intersecting each other, pixel electrodes provided at each intersection part of these lines and arranged in a matrix state, and switching elements (TFT) connected between each pixel electrode and signal line and controlled by a scanning line. In a liquid crystal display device in which the TFT performs write-in operation of a display signal at the time of applying a scanning signal and the TFT performs holding operation of a display signal at the time of applying no scanning signal and a picture is displayed, a scanning signal control circuit 5 controlling a scanning signal is provided so that a conduction characteristic of the TFT is elevated at the time of write-in operation of a display signal and a cut-off characteristic of the TFT is elevated at the time of holding operation of a display signal.



LEGAL STATUS

[Date of request for examination] 02.12.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3281159

[Date of registration] 22.02.2002

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-199152

(43)公開日 平成7年(1995)8月4日

(51)Int.Cl. [®]	識別記号	序内整理番号	F I	技術表示箇所
G 0 2 F 1/133	5 5 0			
1/136	5 0 0			
G 0 9 G 3/36				

審査請求 未請求 請求項の数2 FD (全17頁)

(21)出願番号 特願平5-349339
(22)出願日 平成5年(1993)12月28日

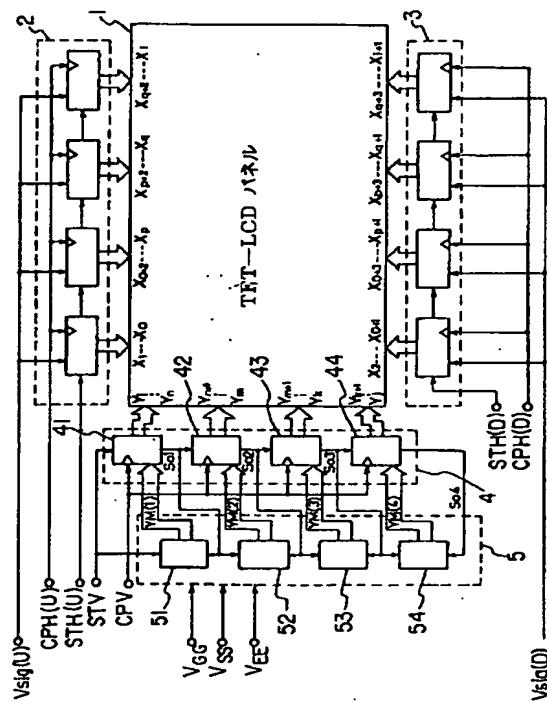
(71)出願人 000003078
株式会社東芝
神奈川県川崎市幸区堀川町72番地
(72)発明者 奥村 治彦
神奈川県横浜市磯子区新磯子町33番地 株式会社東芝生産技術研究所内
(72)発明者 藤原 久男
神奈川県横浜市磯子区新磯子町33番地 株式会社東芝生産技術研究所内
(72)発明者 伊藤 剛
神奈川県横浜市磯子区新磯子町33番地 株式会社東芝生産技術研究所内
(74)代理人 弁理士 鈴江 武彦

(54)【発明の名称】 液晶表示装置

(57)【要約】

【目的】 走査信号駆動ICのダイナミックレンジの狭さによる書き込み特性の劣化や保持特性の劣化を防止することができ、且つ液晶自身の劣化も防止することができ、高画質で長寿命の液晶表示装置を提供すること。

【構成】 互いに交差する方向に複数本配置された信号線及び走査線、これらの各線の交差部毎に設けられてマトリックス配置された画素電極、各々の画素電極と信号線の間にそれぞれ接続され走査線により制御されるスイッチング素子(TFT)とからなるTFT-LCDパネル1を備え、走査信号を印加時にはTFTが表示信号の書き込み動作を行い、走査信号が無印加時にはTFTが表示信号の保持動作を行い画像を表示する液晶表示装置において、表示信号の書き込み動作時にはTFTの導通特性を高め、且つ表示信号の保持動作時にはTFTの遮断特性を高めるように走査信号の制御を行う走査信号制御回路5を設けたことを特徴とする。



【特許請求の範囲】

【請求項1】互いに交差する方向に複数本配置された信号線及び走査線と、これらの各線の交差部毎に設けられてマトリックス配置された画素電極と、各々の画素電極と信号線との間にそれぞれ接続され走査線により制御されるスイッチング素子とを具備し、前記走査線に走査信号を印加時には前記スイッチング素子が表示信号の書き込み動作を行い、前記走査線に走査信号が無印加時には前記スイッチング素子が表示信号の保持動作を行い画像を表示する液晶表示装置であって、

表示信号の書き込み動作時には前記スイッチング素子の導通特性を高めるように、且つ表示信号の保持動作時には前記スイッチング素子の遮断特性を高めるように走査信号の制御を行う走査信号制御手段を設けたことを特徴とする液晶表示装置。

【請求項2】互いに交差する方向に複数本配置された信号線及び走査線と、これらの各線の交差部毎に設けられてマトリックス配置された画素電極と、各々の画素電極と信号線との間にそれぞれ設けられてゲートが走査線に接続され、画像信号を画素電極に書き込むためのスイッチとして働く薄膜トランジスタと、これらの薄膜トランジスタのゲートの飛び越し走査数、オン電圧、オフ電圧、オン時間又はオフ時間を、表示画像が静止画か動画かの検出信号に応じて可変するゲート信号可変手段とを具備してなることを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、液晶表示装置に係わり、特に画素毎にスイッチング素子を設けたアクティブマトリックス方式の液晶表示装置に関する。

【0002】

【従来の技術】一般に、信号線と走査線との交差部にスイッチング素子を介して画素電極を形成し、該画素電極をマトリックス状に配置した液晶表示装置（LCD）では、スイッチング素子として薄膜トランジスタ（TFT）が広く用いられている。この種のTFT-LCDに用いられるTFTは、ドレイン、ゲート、ソース電極からなる三端子の素子であり、それぞれドレインには表示信号を供給する信号線が、ゲートには走査信号を供給する走査線が、ソースには画素を構成する画素電極が接続されている。従って、マトリックス状に配置された各画素電極に表示信号を書き込むためには、ドレインに表示信号を印加しゲートには走査信号を印加し、TFTのドレイン・ゲート間を導通させることにより書き込みを行う。また、各画素電極に表示信号を保持するためには、ゲートに走査信号を印加せずに、ドレイン・ゲート間の導通を極く小さくすることにより行う。

【0003】従来、TFTに印加する表示信号や走査信号等を供給する回路（表示信号駆動回路、走査信号駆動

回路）には、専用の回路構成が採用されており集積化（IC化）された駆動回路が用いられている。このように専用の駆動ICを用いるためICの製造プロセスによる耐圧特性が限られており、全てのTFT-LCDに対して十分な駆動特性を得ることができない。例えば、TFT-LCDが高精細化して各画素を走査する時間が短時間化された場合にはTFTの十分な導通特性が得られなかったり、走査周期が長時間化した場合やTFT-LCDの使用環境が厳しかった場合には十分な保持特性が得られなくなり、表示画像の劣化やTFT-LCDそのものの劣化を引き起こす場合があった。

【0004】この問題を、図18、図19を用いて簡単に説明する。TFT-LCDでは、用いている液晶が直流成分により劣化しないように交流駆動を行う。図18では、交流駆動を行うために一般的に用いられているフレーム反転駆動における各電極の電位波形を示している。図18(a)の+Vsigは交流化された表示信号の正極性電位、-Vsigは同負極性電位、Vscは表示信号を交流化する際の中心電位、Vqは走査信号波形を示している。図18(b)は画素に保持される表示信号である画素電位Vp、図18(c)は画素電位と走査信号波形Vqとの電位差Vq-Vsigを示す波形である。

【0005】図19には、TFT-LCDのスイッチング素子として用いられているTFTの一般的な特性を示す。図19の横軸VgsはTFTのソース・ゲート間電圧、つまり画素電位Vpと走査信号Vqの電位差を示す。図19の縦軸IdはTFTのドレイン電流、つまり画素電極と表示電極間に流れる電流量を示している。図19より、表示信号の書き込み時にはVgsが0[V]より高いほどIdは多く流れるためTFTの導通が良く、また表示信号の保持時にはVgsが0[V]より低ければIdは少なくなりTFTの保持特性が良くなることが分かる。

【0006】しかし、図18(c)に示すように、実際のTFT-LCDでは正極性の表示信号書き込み時には図19の+Vgsに当たるVgh-Vsigが0[V]付近まで小さくなりTFTの導通特性が劣化する。また、図18(c)に示すように、負極性の表示信号の保持時には図6の-Vgsに当たるVql-Vsigが0[V]付近まで小さくなりTFTの保持特性が劣化する。

【0007】このようなTFTの導通特性の劣化や保持特性の劣化は、図18、図19の例から明らかなように、導通特性、保持特性に大きな影響を与える走査信号Vqの電圧範囲、つまりダイナミックレンジの狭さが原因である。また、前述のように走査信号駆動回路はIC化されておりICプロセスによる耐圧特性でダイナミックレンジが決定される。従って、従来のように走査信号駆動ICをそのまま用いていたのでは、TFTの導通特性つまり書き込み特性の劣化や保持特性の劣化を招き表示画像の画質を劣化させるばかりでなく、液晶を完全に

交流駆動化できなくなるために液晶に直流電圧が印加され、TFT-LCDそのものを劣化させてしまうという欠点があった。

【0008】一方、近年のLCDの高解像度化（多画素化）に伴い駆動周波数が高速化してきており、このような状況の中、駆動ICを低電圧化して高速信号に対応させることを目的として、コモン電極を画像の極性と反対に振るコモン反転駆動（特開昭55-28649号）や電源電圧を画像の極性に同期してシフトする電源レベルシフト駆動（特願平4-48313号）が提案されている。しかし、コモン反転駆動は、大容量のコモンを水平駆動周期（15～30マイクロ秒）で駆動しなければならないため、消費電力が増大する。また、電源レベルシフト駆動は、大容量の電源容量を駆動しなければならないため、強力な駆動回路が新たに必要になるほか、ドット反転など高速に電源を駆動しなければならない駆動には適用が難しく、現在のところ信号線反転駆動に限って行われている。信号線反転駆動は、大画面化したときにコモンの抵抗が増大するために生じる横クロストークが発生しにくい特徴を持つが、TFTのリーケによる縦ストロークは発生しやすいため、TFT特性に対する要求仕様が厳しくなる。

【0009】このような問題点を解決する方法として、電源は一定にして駆動IC内部にスイッチを設けてフィールド毎に駆動する信号線を切り替える方法が提案されている（特開平3-51887号、特願平1-188299号）。しかし、このような方法を用いても、信号線反転とライン反転を組み合わせることで高画質化ができるドット反転駆動を実現する場合、1ライン毎極性を反転しなければならないため消費電力が増大する。

【0010】また最近では、1枚のフィールド画像を奇数枚のサブフィールドに分割することにより、駆動周波数を下げる駆動法（MF駆動法）が提案されている（特願平2-69706号）。このMF駆動法は、消費電力の低減に有効であり、さらに面フリッカについても非常に有効な方法であるが、保持時間が大幅に大きくなるために1画素毎のフリッカ成分が大きくなる。そのため、フィールド毎に生じる横縞が視認され静止画の画質劣化を引き起こす問題がある。さらに、MF駆動法は動画を表示したときに液晶の応答が悪いこと、1画素を駆動する間隔が1フィールドより長くなることから、インターレースにより画像が樹形状に乱れる妨害が生じ、動画の画質を劣化させている。

【0011】

【発明が解決しようとする課題】このように、TFT等のスイッチング素子を用いたアクティブラマトリックス方式のLCDにおいては、走査信号駆動ICの製造プロセスにより決定されている走査信号駆動ICのダイナミックレンジをそのまま使用したのでは、TFTの導通特性の劣化や保持特性の劣化を招き、表示画像の画質を劣化させている。

させるばかりでなく、液晶を完全に交流駆動化できなくなるために液晶に直流電圧が印加され、液晶そのものを劣化させてしまうという欠点があった。

【0012】また、高解像度化のための駆動周波数の高速化に伴い、消費電力の増大を招いたり、横クロストークや縦クロストークなどにより画質が劣化する。さらに、消費電力が低減できるMF駆動法では、静止画では保持時間が長いためにラインフリッカが増大しライン妨害となり、動画では樹形状に前フィールドの画像が残るため画質が劣化する問題があった。

【0013】本発明は、上記事情を考慮してなされたもので、その目的とするところは、走査信号駆動ICの製造プロセスにより決定されている走査信号駆動ICのダイナミックレンジの狭さによる書き込み特性の劣化や保持特性の劣化を防止することができ、且つ液晶自身の劣化も防止することができ、高画質で長寿命の液晶表示装置を提供することにある。

【0014】また、本発明の他の目的は、消費電力が少なく動画でも静止画でも画質の良い画像を再現できる液晶表示装置を提供することにある。

【0015】

【課題を解決するための手段】上記課題を解決するため本発明は、次のような構成を採用している。

【0016】即ち、本発明（請求項1）は、互いに交差する方向に複数本配置された信号線及び走査線と、これらの各線の交差部毎に設けられてマトリックス配置された画素電極と、各々の画素電極と信号線との間にそれぞれ接続され走査線により制御されるスイッチング素子とを具備し、走査線に走査信号を印加時にはスイッチング素子が表示信号の書き込み動作を行い、走査線に走査信号が無印加時にはスイッチング素子が表示信号の保持動作を行って画像を表示する液晶表示装置において、表示信号の書き込み動作時にはスイッチング素子の導通特性を高めるようにし、且つ表示信号の保持動作時にはスイッチング素子の遮断特性を高めるように走査信号の制御を行う走査信号制御手段を設けたことを特徴とする。

【0017】ここで、本発明の望ましい実施態様としては、次のものがあげられる。

(1) スイッチング素子はTFTであり、ソースが画素電極に、ドレインが信号線に、ゲートが走査線に接続されていること。

(2) 走査信号制御手段は、表示信号書き込み動作時には走査信号を供給する走査電極駆動回路の接地電位に対する耐電圧特性のプラス側に取り得る電位の最大値を、表示信号保持動作時には接地電位に対する耐電圧特性のマイナス側に取り得る電位の最大値を出力するように制御すること。

(3) 走査信号制御手段は、複数の走査電極駆動回路を制御しており、各々の走査電極駆動回路の接地電位及び走査電極駆動回路の動作電位を表示信号書き込み動作時と

表示信号保持動作時には可変とする制御を行うこと。

(4) 走査信号制御手段は、複数の走査電極駆動回路を制御しており、各々の走査電極駆動回路毎に走査電極駆動回路の動作電位を可変とする制御を行うこと。

【0018】また、本発明（請求項2）は、互いに交差する方向に複数本配置された信号線及び走査線と、これらの各線の交差部毎に設けられてマトリックス配置された画素電極と、各々の画素電極と信号線との間にそれぞれ設けられてゲートが走査線に接続され、画像信号を画素電極に書き込むためのスイッチとして働く薄膜トランジスタとを備えた液晶表示装置において、薄膜トランジスタのゲート電圧又はゲートのオン時間を、書き込み時間、保持時間及び走査方法の内少なくとも1つを決める制御信号に応じて可変するゲート信号可変手段を設けたことを特徴とする。

【0019】ここで、本発明の望ましい実施態様としては、次のものがあげられる。

(1) ゲート信号可変手段が、入力画像が静止画か動画かを判別する静／動検出回路からの出力を制御信号として変化すること。

(2) ゲート信号は、入力画像が静止画の時と、動画の時で駆動するライン数が異なるように制御されること。

(3) ゲート信号可変手段は、少なくともゲート駆動回路の電源電圧を変える回路を含んでいること。

(4) ゲート信号を変える期間は、画像信号が信号線に出力されていない期間であること。

(5) ゲートのオフレベルは、フリッカの最小値からずれていること。

【0020】

【作用】本発明（請求項1）によれば、表示信号書き込み動作時には走査信号駆動回路等の耐電圧特性をプラス側にシフトして画素毎に設けられたスイッチング素子の導通特性を高めるようにし、表示信号保持動作時には走査信号駆動回路等の耐電圧特性をマイナス側にシフトして画素毎のスイッチング素子の遮断特性を高めるように走査信号の制御を行うことにより、走査信号駆動回路等のダイナミックレンジを等価的に拡大することができる。そして、走査信号駆動IC本来のダイナミックレンジの狭さによるスイッチング素子TFTの書き込み特性の劣化や保持特性の劣化を防止することにより、表示画像の画質劣化を防止し且つ液晶自身の劣化を防止し、高画質で長寿命な液晶表示装置を実現することが可能となる。

【0021】また、本発明（請求項2）によれば、クロストークやフリッカの原因となるTFTのリーク電流特性やオン電流特性を駆動時間や保持時間に応じて最適に制御できるため、低消費電力という特徴を保ちつつ継続クロストークなどを低減し、高画質化することができる。

【0022】

【実施例】以下、本発明の実施例を図面を参照して説明

する。まず、請求項1の発明の実施例について説明する。

（実施例1）図1は、本発明の第1の実施例に係わる液晶表示装置の基本構成を示すブロック図である。この装置は、TFT-LCDパネル1と、このTFT-LCDパネル1の表示信号電極をパネル上側から駆動する上側表示信号電極駆動回路2と、表示信号電極をパネル下側から駆動する下側表示信号電極駆動回路3と、TFT-LCDパネル1の走査電極を駆動する走査電極駆動回路4と、この走査電極駆動回路4のダイナミックレンジを制御する走査電極制御回路5とから構成されている。

【0023】図1の例では、上側表示信号電極駆動回路2へ表示信号Vsig(U)が供給され、上側表示信号Vsig(D)をサンプリングする上側水平パルスCPH(U)と、表示信号をサンプリングするタイミングを制御する上側サンプリングパルスSTH(U)とから、上側表示信号電極駆動回路2が制御されてTFT-LCDパネル1へ上側表示信号電極駆動回路2の表示信号Vsig(U)が供給される。同様に、下側表示信号電極駆動回路3へ下側表示信号Vsig(D)が供給され、CPH(D)とSTH(D)からなる下側制御パルスによりTFT-LCDパネル1へ下側表示信号電極駆動回路3の表示信号Vsig(D)が供給される。

【0024】上側表示信号電極駆動回路2及び下側表示信号電極駆動回路3からの各々の表示信号Vsig(U)、Vsig(D)は、走査電極駆動回路4からの走査信号によりTFT-LCDパネル1へ書き込みが行われ、そして保持動作が行われてTFT-LCDパネル1に表示信号が表示される。図1に示すように、走査電極駆動回路4は複数の走査電極駆動ICから構成されており、各々の走査電極駆動ICはそのIC毎に対応した走査電極制御回路5によりダイナミックレンジが制御される。

【0025】図2に、本実施例に用いた走査電極制御回路5の一例を示す。この走査電極制御回路5は、走査電極駆動IC41～44に対応した走査電極制御回路51～54から構成されている。各々の走査電極制御回路51～54は、走査電極駆動IC41～44に入力及び出力される走査電極制御パルスSTV及びS01～S04により走査電極駆動IC41～44が走査信号を出力中か否かを検出してモード信号YM1～YM4を出力し、対応した走査電極駆動IC41～44の動作モードを制御している。

【0026】以下に、図1と図2を用いて走査電極制御回路5の動作の詳細を説明する。まず、TFT-LCDパネル1の最初の走査電極Y1からn番目の走査電極Ynを駆動する走査電極駆動IC41は走査電極制御回路51により制御される。走査開始を示すパルスSTVは、走査電極駆動IC41へ入力されると同時に走査電極制御回路51にも供給され、走査電極制御回路51に対して走査電極駆動IC41が書き込みモードになったことを知らせる。それにより、走査電極制御回路51は走査

電極駆動 IC 4 1へ供給するモード信号を H レベルにすると同時に、走査電極駆動 IC 4 1へ供給する V_{ss}電位を接地電位 GND レベルを選択して走査電極駆動 IC 4 1へ供給する。そうすることにより、走査電極駆動 IC 4 1は接地電位 GND レベルに対して同 IC の接地電位 GND レベルに対するプラス側の最大電位を走査電極駆動レベル（書き込みレベル）として TFT-LCD へ走査信号を供給可能となる。

【0027】例えば、走査電極駆動 IC としてテキサスインスツルメンツ社製のTMC 57466 を用いた場合には接地電位 GND レベルに対するプラス側の最大電位 +30 [V] を出力することができる（参考文献：日本テキサスインスツルメンツ社、TFTゲートドライバ・ユーザーズマニュアル TMC 57466）。

【0028】また、走査電極駆動 IC 4 1が走査電極 Y_nまでの走査を完了して、次段の走査電極駆動 IC 4 2へ走査開始を示すパルス S01 が出力されると、パルス S01 は次段の走査電極駆動 IC 4 2へ入力されると同時に次段の走査電極制御回路 5 2へ入力され、同時に走査電極制御回路 5 1へも入力されて走査電極制御回路 5 1の走査モードを保持モードにする。走査電極制御回路 5 1が保持モードになれば、走査電極駆動 IC 4 1へ供給されるモード信号は L レベルになると同時に、走査電極駆動 IC 4 1へ供給する V_{ss}電位をマイナスの保持電位（-10 [V]）を選択して供給する。

【0029】従って、査電極駆動 IC 4 1は IC 自身の書き込み動作が終了すると TFT-LCD の走査電極へ供給する保持電位を、接地電位 GND レベルからマイナスの保持電位（-10 [V]）を出力する。つまり、査電極駆動 IC が書き込み動作時には書き込み電位としてプラス側の最大電位 +30 [V] を出力し、保持動作時にはマイナスの保持電位 -10 [V] を出力することが可能となり、走査電極駆動 IC の耐電圧特性の最大値である 30 [V] を越えた 40 [V] の出力電圧のダイナミックレンジを実現可能となる。

【0030】次段以降の走査電極駆動 IC も同様なモード制御を繰り返すことにより、走査電極駆動 IC の耐電圧特性のダイナミックレンジを拡大して書き込み、保持動作が実現可能となる。図 3 (a) (b) に、図 1 の走査電極駆動回路 4 と図 2 の走査電極制御回路 5 を用いた場合の走査信号の例を示す。

【0031】図 4 に、走査電極駆動回路 4 の出力ダイナミックレンジを拡大した場合の TFT-LCD パネル 1 の各電極の電位を示す。図 4 (a) の +V_{sig} は交流化された表示信号の正極性電位、-V_{sig} は同負極性電位、V_{sc} は表示信号を交流化する際の中心電位、V_g は走査信号波形を示している。図 4 (b) は画素に保持される表示信号である画素電位 V_p、図 4 (c) は画素電位と走査信号波形 V_g との電位差 V_g - V_{sig} を示す波形である。

【0032】本実施例では、図 18 (c) とは異なり図 4 (c) に示すように、書き込み時にはゲート・画素電極間の電位差 V_{qs} が通常の場合よりもプラス側にシフトされており、TFT の導通特性が改善される。また、保持動作時にはゲート・画素電極間の電位差 V_{qs} が通常の場合よりもマイナス側にシフトされており、TFT の保持動作が改善される。従って、TFT-LCD パネル 1 の書き込み・保持特性が改善され、高画質な表示が実現されると共に液晶の劣化を防止することが可能となる。

（実施例 2）図 5 は、本発明の第 2 の実施例に用いた走査電極制御回路 5 の構成例を示す図である。これは、走査電極駆動回路 4 の動作電位と接地電位の双方を可変とした場合の実施例である。

【0033】本実施例の場合も走査電極制御回路 5 の動作は同様に行われる。まず、走査電極駆動 IC 4 1が走査を開始するときに、それに対応した走査電極制御回路 5 1 が走査モードになり、走査電極制御回路 5 1 から走査モードのプラス側電位 V_{DDh} が選択されて走査電極駆動 IC 4 1 の走査電位のプラス側に、走査モードのマイナス側電位 V_{ssh} が走査電極駆動 IC 4 1 の接地電位へと供給される。次に、走査電極駆動 IC 4 1 の走査が完了すると同時に走査電極制御回路 5 1 が保持モードになり、保持モードのプラス側電位 V_{DDl} が選択されて走査電極駆動 IC 4 1 の接地電位のプラス側に、保持モードのマイナス側電位 V_{ssl} が走査電極駆動 IC 4 1 の接地電位へと供給される。

【0034】従って、図 5 の実施例を用いることにより、走査電極駆動回路 4 は走査モード時の電位 35 [V] と保持モード時の電位 -10 [V] を出力することが可能となり、図 2 の実施例に比べて更に走査電極駆動回路の出力ダイナミックレンジを拡大可能となる。

【0035】また、図 5 で選択された走査電極駆動回路 4 の接地電位 V_{ss(n)} を用いてレベルシフト回路を構成することにより、走査電極駆動回路 4 へ印加される走査パルスを走査モードと保持モードとで電位をシフトすることが可能となるため、より広範囲の出力ダイナミックレンジを得ることができる。

【0036】図 6 に本実施例におけるレベルシフト回路の構成例を示す。図 6 の構成では、走査電極駆動回路 4 へ印加される走査パルスの L レベル（ロジック 0）を V_{ss(n)} にクランプできるため、走査電極駆動回路 4 へ印加される電源電位がどのように変化しても走査電極駆動回路 4 へ印加される走査パルス電位を走査電極駆動回路 4 の耐圧特性内に抑えることが可能となる。

【0037】従って、図 6 に示すようなレベルシフト回路と図 5 に示すような走査電極制御回路とを組み合わせることによって、単一電源動作の走査電極駆動回路でも、走査モード時は V_{ss(n)} をプラス電位に、保持モード時は V_{ss(n)} をマイナス電位にして走査パルスを同電位にレベルシフトすることにより、プラス・マイナスの

両電源動作が可能となる。

(実施例3) 図7は、本発明の第3の実施例に用いた走査電極制御回路5の構成例を示す図である。これは、走査電極駆動回路4へ印加される走査モード電位V_{DD(n)}と保持モード電位V_{ss(n)}を複数の電位から構成し、それらを順次印加できる構成としたものである。図7では、走査モードの高電圧側電位V_{DDh}から保持モードの高電圧側電位V_{DD1}の間を4つに分割し、同様に走査モードの低電圧側電位V_{ssh}から保持モードの高電圧側電位V_{ss1}の間を4つに分割して順次走査電極駆動回路4へ印加する場合の例を示している。

【0038】図7の実施例では、カウンタ回路513が、走査電極制御回路に対応した走査電極駆動ICが走査を始める数ライン前から動作を始め、ある一定の走査線毎に保持電位V_{DD1}とV_{ss1}から順次走査電位V_{DDh}とV_{ssh}側へ電位を選択しながら走査電極駆動回路4へV_{DD(n)}とV_{ss(n)}の電位を印加する。そして、走査電極駆動ICが走査を完了すると、一定の走査線毎に走査電位V_{DDh}とV_{ssh}側から順次保持電位V_{ss1}とV_{DD1}へ電位を選択しながら走査電極駆動回路4へV_{DD(n)}とV_{ss(n)}の電位を印加する回路である。

【0039】この場合、V_{DD(n)}はV_{DD(n)}選択回路511で選択され、さらにV_{ss(n)}はV_{ss(n)}選択回路512で選択され、選択回路511及び選択回路512は同一のカウンタ回路513で制御される。従って、選択回路511と選択回路512から同時に選択されるV_{ss(n)}とV_{ss(n)}の電位差は走査電極駆動回路4の耐電圧特性内である必要があるが、耐電圧特性内であれば任意に設定可能である。従って、図7のような構成を取ることにより、走査電極駆動回路4に加わる電気的なストレスを軽減できると共に、TFT-LCDパネル1へ加わる電気的なストレスも軽減できる。

【0040】以上、本発明の各実施例に示すような走査電極制御回路を用いることにより、TFT-LCDパネル

$$P_1 = (C_1 + 2C_{ck}) \times (f_s / 2) \times V_1^2 \quad \dots (1)$$

で表される。

【0045】出力バッファの最大消費電力P_{bb}は、信号※

$$P_{bb} = N_b \times C_{bb} \times f_b \times V_b^2 / 2 \quad \dots (2)$$

で表される。

(2) バッファ回路

バッファ回路は入力のデジタル信号を受けて、ノイズ除去や波形整形をして信号線駆動回路に安定な信号を供給する部分で、省略される場合もあるが、基本的に必要で★

$$P_b = (2C_{bb} + C_{bb}) \times (f_b / 2) \times V_b^2 \quad \dots (3)$$

で表される。

(3) 制御信号発生回路

これは、基本的にゲートアレイ化しており、信号により内部の周波数が異なるが、主に画像のサンプリングクロ☆

$$P_{bb} = (2C_{bb} + C_{bb}) \times (f_b / 2) \times V_{bb}^2 \quad \dots (4)$$

と表される。

* ルの書き込み・保持特性が改善され高画質なTFT-LCDが実現されると共に液晶の劣化が防止可能となる。なお、上述した実施例は走査電極と走査電極制御回路によりTFT-LCDパネルの書き込み・保持特性が改善されることを示している。従って、表示信号電極の構成やTFT-LCDパネルへ印加する表示信号の交流化方式、更には表示信号の信号の内容によって制限されるものではない。

【0041】次に、請求項2の発明の実施例について説明する。

【0042】まず、駆動回路(モジュール回路)の消費電力がどの様な要因で決まるかを検討する。ここで、消費電力は、直流的に流れるバイアス電流による消費電力は含めないものとする。駆動回路は基本的に、信号線駆動回路、バッファ回路、制御信号発生回路、コモン駆動回路、ゲート線駆動回路に分けられる。以下にそれについて詳細に述べる。

(1) 信号線駆動回路

これは、信号線を駆動するための駆動ICで、デジタル方式とアナログ方式に分けられるが、OA画像がデジタルであることから、整合性の良いデジタル方式について消費電力を検討する。

【0043】デジタル方式の駆動ICは、基本的に信号のサンプリング時間を決めるシフトレジスタ、デジタル信号をラッチするラッチ回路、デジタル信号をアナログ信号に変換するD/A変換回路、信号線を駆動する出力バッファからなっている。ここで、消費電力を決める要因は、ラッチ回路と出力バッファであるのでこの2つのみ考える。

【0044】ラッチ回路の最大消費電力P₁は、画像信号に関する入力等価容量をC₁、サンプリングクロックに関する入力等価容量をC_{cl}、画像のサンプリング周波数をf_sとすると、

※ 線容量をC₁、水平駆動周波数をf_s、水平の画素数をN_bとすると、

★あるので考慮しておく。バッファ回路の最大消費電力P_{bb}は、クロックf_bに関する回路の入力等価容量をC_{bb}、画像信号に関する回路の入力等価容量をC_{bb}とすると、

☆ クロックf_bに関する消費電力が重要なファクタと考えられるので、ゲートアレイ全体の最大消費電力P_{bb}は、クロックf_bに関する回路の等価内部容量をC_{bb}、画像信号に関する回路の入力等価容量をC_{bb}とすると、

11

これは、コモン容量 C_c を駆動するためのもので、コモン駆動回路の最大消費電力 P_c は、コモンの駆動周波数 * $P_c = C_c \times f_c \times V_c^2$

で表される。

(5) ゲート線駆動回路

これは、ゲート線の容量 C_g を駆動するためのもので、ゲート線駆動回路の最大消費電力 P_g は、ゲート線の駆動周波数を f_g (通常は水平駆動周波数 f_h) とすると、 $P_g = C_g \times f_g \times V_g^2$

… (6) で表される。

(6) 回路全体の消費電力 P_{all}

以上より回路全体の消費電力 P_{all} は

* を f_h とすると (コモン反転の場合、 f_h は水平駆動周波数 f_h の半分)、

… (5)

$$\begin{aligned} * P_{all} &= P_c + P_g + P_a + P_e + P_o \\ &= (C_c + 2C_{ck}) \times (f_h / 2) \times V_c^2 \\ &+ N_h \times C_g \times f_h \times V_g^2 / 2 \\ &+ (2C_{bc} + C_{bo}) \times (f_h / 2) \times V_b^2 \\ &+ (2C_{ac} + C_{ao}) \times (f_h / 2) \times V_a^2 \\ &+ C_e \times f_e \times V_e^2 + C_o \times f_o \times V_o^2 \end{aligned}$$

10 ここで、コモンは一定電圧で $N_h \times C_c \gg C_c$ とすると、

※

$$\begin{aligned} P_{all} &= (C_c + 2C_{ck} + 2C_{bc} + C_{bo} + 2C_{ac} + C_{ao}) \\ &\times (f_h / 2) \times V^2 + N_h \times C_g \times (f_h / 2) \times V^2 \\ &= P_{all} (C, f, V) \end{aligned}$$

… (7)

となり、容量 C と駆動周波数 f (水平周波数と画像のクロック周波数) と電圧 V の関数となる。

【0046】ここで、容量 C はデバイス構造、電圧 V はプロセス及び液晶の $V-T$ 特性など IC 及び液晶パネル構造で決まってしまうが、周波数 f は画像の水平走査周波数やフリッカ特性などシステム及び画質から決まるもので、駆動法により下げることが可能である。但し、通常駆動周波数を下げると、TFT のオフリーカ電流が同じでも、保持時間が長くなるため画素電位の低下が大きくなり、フリッカ成分は増大すると共に、フリッカ成分の周波数も下がってしまうため、フリッカがより視覚され易くなり、大幅な画質劣化を引き起こす。

【0047】そこで最近、1枚のフィールド画像を奇数枚のサブフィールドに分割することにより、駆動周波数を下げる駆動法 (MF 駆動法) が提案されている (特願平2-69706号)。

【0048】MF 駆動法の概念図を図14に示す。まず、第mフレーム表示時の駆動法を説明する。最初の $T_h / 3$ 期間には、図14(a) に示すように 1, 4, …, N, N+3, N+6, … ラインのゲート線を駆動すると共に、奇数番目の信号線には正極性、偶数番目の信号線には負極性の画像信号というように信号線反転駆動を行う。次の $T_h / 3$ 期間には図14(b) に示すように 2, 5, …, N+1, N+4, N+7, … ライン、次の $T_h / 3$ 期間には図14(c) に示すように 3, 6, …, N+2, N+5, N+8, … ラインを駆動する。次★

$$i(t) = V_s + V_n - (2Vnt/\pi) \quad (0 \leq t \leq \pi)$$

$$i(t) = V_s + V_p - (2Vpt/\pi) \quad (-\pi \leq t < 0) \quad \dots (8)$$

実際の透過率変化は液晶の応答特性を上記変動に周波数軸上で掛け合わせる必要があるが、応答特性は電位レベルに依存する複雑な特性があるので、ここでは画素の電

★の $T_h / 3$ 期間には駆動するラインは元に戻って、図14(d) に示すように 1, 4, …, N, N+3, N+6, … ラインであるが、(a) とは極性が逆の駆動を行うことで液晶の交流駆動を実現している。その後は、(b) (c) を逆極性にしただけなので説明は省略する。

【0049】以上のような駆動を行った場合、フリッカ成分がどの様になるかを解析する。まず、フリッカの原因としては、

(1) オン電流不足

(2) TFTの突き抜け電圧

(3) TFTのOFF電流

が考えられるが、(1)、(2) はアレイ構造や突き抜け補正駆動によって対応可能だが、(3) については、MF 駆動が原理的に TFT の保持時間を通常駆動より長くするものであることを考えると、TFT の光リークなどを含めた OFF 特性が完全でない限り、この特性が通常より大きくフリッカ特性に影響を与えると考えられる。そこで、(3) の要因を中心で解析する。

【0050】画素の電位変動波形を、図15(a) に示すように近似する。つまり、正極性で駆動している時は保持が良いので V_s の変動、負極性で駆動しているときは保持が悪いので V_n ($> V_p$) だけ 1 フィールドの間に電位変化を生じているとする。この時電位 $i(t)$ は、

40

位変動のみを輝度変化として解析する。

【0051】これをフェニックス展開すると、

$$\begin{aligned}
 & i(t) = V_s + (1/\pi) \sum_{k=1}^{13} (2/k^3 \pi) \{ 1 - (-1)^k \} \\
 & \quad \times (V_n - V_p) \sin kt + (1/k) \{ 1 - (-1)^k \} \\
 & \quad \times (V_n - V_p) \cos kt \quad \cdots (9)
 \end{aligned}$$

ここで、フリッカとして重要な基本波成分(30Hz)のみを考えると、 $k=1$ として、

$$F_{1,0} = (4/\pi^2) (V_n - V_p) \quad \cdots (10)$$

即ち、各画素はフリッカ成分として図15(b)に示すような $F_{1,0}$ なるスペクトルを持っていることになる。このフリッカ成分を除去する方法として、

(1) 輝度変化 $i(t)$ 自身を高周波にする。

【0052】(2) 隣接している画素により補償する。

【0053】通常、画素信号が高速化することから

(1) の方法はあまり使われていない。ライン反転(コ※

10 【0054】まず、どの方式でも隣接画素は逆極性の信号が入力されているので、2画素の平均輝度 $i_{1,0}(t)$ は次式で表される。

【0055】

$$\cdots (11)$$

$\omega_0 = \pi/T$ 、これを、フーリエ変換して

$$I_{1,0}(\omega) = I(\omega) \{ 1 - \exp(j\omega\pi/\omega_0) \} \quad \cdots (12)$$

となる。従って、 $I_{1,0}(\omega_0) = 0$ となり、フリッカ成分を完全に除去することができる。

【0056】以上は補償画素が2画素の場合であるが、★

$$I_{n,0}(t) = \sum_{n=0}^N I_{1,0}(t + n/N \times \pi/\omega_0) \quad \cdots (13)$$

$$I_{n,0}(\omega) = \sum_{n=0}^N I_{1,0}(\omega) \exp\{j(n/N)\omega\pi/\omega_0\} \quad \cdots (14)$$

である。

【0057】3画素でフリッカ成分を補償する場合を例に取って、以下説明する。図16に式(8)から求められる3画素それぞれの透過率変化 $i(t)$ を実線、一点鎖線、点線で示し、この時の全体の透過率変化を $i_{1,0}(t)$ として示した。また、周波数スペクトルを図17に示す。図16から明らかなように、互いに補償される画素の透過率変化 $i(t)$ が同じであれば、もともと $2T_f$ (T_f :フィールド周期 = 1/60秒) であったフリッカ成分を、3画素補償により $2T_f/3$ 、つまり $1/3$ 周期である $1/90$ 秒にできるため、★

$$\begin{aligned}
 P_{MF} &= (C_a + 2C_{ab} + 2C_{bc} + C_{ba} + 2C_{abc} + C_{bac}) \\
 &\times \{ f_a / 2(2N+1) \} \times V^2 \\
 &+ N_b \times C_b \times \{ f_b / 2(2N+1) \} \times V^2 \\
 &= P_{MF} / (2N+1) \quad \cdots (15)
 \end{aligned}$$

この式から明らかなように、モジュール回路の駆動周波数に依存する消費電力を $1/(2N+1)$ に減少させることができるので、大幅に消費電力を低減することができる。

【0059】MF駆動の解析結果を基に、実際のパネルを用いてフリッカの低減効果の実験を行った。今回は基礎実験ということで $N=1$ 、つまりサブフィールド数3で

1) 通常駆動(60Hz)

2) 単に駆動周波数を下げた場合(20Hz駆動)

☆フリッカとして視覚されなくなる。これは、周波数スペクトルでみれば、式(13)から明らかのように各画素のスペクトルの位相がそれぞれ 120° ずれているためにベクトル的に加算され、その成分がなくなることを意味している。この原理を利用すると、3, 5, 7, ..., $2N+1$...画素つまり、奇数画素で補償することも同様に可能であり、補償できる画素数が多いほど駆動周波数を小さくできるため、消費電力を低減できる。

【0058】一般に、MF駆動の消費電力 P_{MF} は、消費電力を決める関係式(7)より、

3) MF駆動($N=1$)

について、透過率50%のグレイレベルを表示し、フォトディテクタで透過率の時間変化を検出する。検出された時間変化はFFTアナライザで周波数成分に変換され、基本波である20, 40, 60Hz成分がどの程度あるかを解析、評価する。

【0060】通常駆動、20Hz駆動、MF駆動($N=1$)について、フリッカ成分の平均輝度に対する相対レベルを測定した結果を、下記の(表1)に示す。(表1)より、以下のことが分かった。

【0061】

* * 【表1】

駆動法	フリッカの周波数成分 (dB)			
	20Hz	40Hz	60Hz	80Hz
MF駆動	-53		-41	
信号線反転	-51		-39	
20Hz駆動	-26	-34	-41	-45

←1画素毎の
フリッカ相当

(1) 20Hzに駆動周波数を落とした場合はフリッカ成分として20, 40, 60, 80, …が予想通り生じていること。

【0062】(2) MF駆動により予想通り20Hz成分が消え、3倍の60Hz成分に変換されていること。

【0063】(3) 60Hz成分についても、通常駆動とMF駆動が同レベルであり、フリッカによる画質劣化は殆ど通常駆動と同じであること。

【0064】以上示したように、MF駆動法は、面フリッカについては非常に有効な方法であるが、保持時間が大幅に大きくなるため、(表1)に示したように、1画素毎(通常は1ライン毎)のフリッカ成分が大きくなる。そのため、フィールド毎に生じる横縞が視認されたり、正極性と負極性の保持特性の差によって生じる折り返し歪みが静止画の画質劣化を引き起す。これらを全てライン妨害と呼ぶ。また、MF駆動法は動画を表示したときに液晶の応答が悪いことと、1画素が駆動する間隔が1フィールドより長くなることから、インターレースにより、画像が樹形状に乱れる妨害が生じ、動画の画質を劣化させている。

【0065】これを解決するために本発明では、画像信号を書き込むためのスイッチとして働く薄膜トランジスタのゲート電圧を書き込み時間や保持時間に応じて変えるゲート電圧可変手段を持っていることを特徴とする。以下、本発明の実施例を説明する。

(実施例4) 図8に本発明の第4の実施例における回路構成を示し、図9にこのときの信号波形を示す。図中の81は液晶パネル、82は信号線ドライバ、83はゲートドライバ、84はコントロール信号発生器、85は制御量検出回路、86は走査法可変回路、87は映像選択回路を示している。本実施例では、図8における制御量検出回路85として、画像の1走査線分若しくは1画素の信号が変化しているか否かを検出する静止画・動画検出回路を用いている。静止画・動画の検出方法は種々考えられるが、以下にその例を述べる。

【0066】(1) 1走査線の1画素が1フィールド期間に少なくとも1つでもあるスレショールドS th1以上

変化していればその走査線が変化、つまり動画として検出する。

【0067】(2) 1走査線を構成する画素の内、1フィールド期間にあるスレショールドS th2以上変化している画素がある第2のスレショールドS th3以上あればその走査線が変化、つまり動画として検出する。

【0068】(3) 1走査線を構成する画素で、1フィールド期間に変化した量を重み付け加算したものがあるスレショールドS th4以上変化していればその走査線が変化、つまり動画として検出する。

【0069】(4) ウィンド内に動画を表示する場合などはそのファイル自体に動画か静止画(又はテキストファイルか)などが始まから識別子としてついている場合があるのでそのときはその情報を送るか、一度送ったらそれが変わるものまでメモリに保持しているかしてその部分のみ検出回路を持つこと無く切り替えることができる。

【0070】以上説明した例の他、その組み合わせや変化の周波数も考慮した検出法、目の視覚特性で重みづけるなど特許請求の範囲を逸脱しない範囲で変えられる。

【0071】この検出結果を基に、映像信号にゲートをかけたり、TFTのゲートドライバを制御したりする。つまり、基本的にそのフィールドで走査する走査線(本実施例ではN, N+3, …)は走査するが、走査しない走査線についてはその走査線が動画である場合に限り走査するように走査信号(通常はゲートドライバのクリア信号またはアウトプットイネーブル信号)を変える。この例ではハイレベルで走査、ローレベルでは走査しない場合について示している。また、本実施例では、映像信号についても走査をしない場合ゲートをかけて信号線ドライバに入力しないようにしているが、信号線ドライバの方で走査を行わない時は、クロックを止めるなどの対応をとることにより省略することもできる。

【0072】本実施例では、静止画と動画の検出で走査方法を制御しているが、他にも、温度の高低、入射光の量、表示画像信号の極性などTFTのON・OFF特性に影響を与える信号や電池の残量や使いたい時間やソフ

トの残り時間など消費電力に影響を与える信号により、ゲート走査時間や保持時間、飛び越し走査の数等を含めた走査方法を変えることもできる。つまり、携帯用機器に使用する場合などでは、画質より消費電力が重要視されるため、低消費電力モードをつけることにより、この静止画／動画検出回路を働かないようにしてよい。

【0073】また同様に、さらに低消費電力化するためには、電池の残量を検出した信号や消費電力モード切り替え信号（低消費電力化するためにバックライトの光量を減らす方法が実用化しているが、光量を減らすことにより TFT の光リークが減るので保持時間を長くすることができますので、その場合もこれに含まれる）により、静止画モードでもさらに走査間隔をあけて、上記例では 3 ライン毎であったものを、5 ライン、7 ラインと 2N+1 (N は整数) を満たす間隔で走査間隔を大きくすることも特許請求の範囲を逸脱しない範囲で適用できる。また、映像信号として説明のしやすいようにアナログ信号を用いているが、デジタル信号としても全く同様に考えることができる。

（実施例 5）図 10 に本発明の第 5 の実施例における回路構成を示し、図 11 にこのときの信号波形を示す。第 4 の実施例では走査信号を MF 駆動により間引いて走査するときに、通常駆動と同じ駆動時間で駆動し、他のラインが静止画の時は残った時間は休んでいることにしたのに対し、本実施例では静止画の時は駆動時間を長くとって TFT の ON 特性を向上させることを特徴にしている。これは、動画の時に ON 特性が問題になると思われるが、動画の場合は人間の目の特性が高い空間周波数に対して、静止画に比べて悪くなるので、多少の書き込み不足はそれほど画質が悪くならない。

【0074】この場合には、時間軸変換をしなければならないので、ラインメモリかフレームメモリを用いて 1 ラインを 1 ライン以上の時間で遅く読み出すことにより実現することができる。また、動画と静止画の割合を検出して、駆動時間を均等に割り付けることができる。つまり、そのフィールドで走査する全走査線数 n としてそのフィールドで走査する走査線を除いた走査線の内動画のライン数 m、1 フィールド期間 T f とすると、

$$T_s = T_f / (n + m)$$

となるように駆動期間 T s を決めてやれば動画／静止画に関わらず駆動時間を確保することができる。このとき、T s を T f / n の整数倍にするなど回路系を簡略化する方法も考えられる。

【0075】図 10 では、走査線を 3 本に 1 本通常は走査し、動画の場合はその走査線も走査する場合について示している。ライン N, N+3, N+6, … と走査する場合であり、N ラインについては N+1, N+2 ラインが静止画であるので走査時間を 3 倍とするようになっている。つまり、水平のクロック周波数は 1/3、ゲート走査期間は 3 倍になるように制御される。次の走査 N+3

では N+4 が動画であるため 2 ラインを駆動しなければならない。

【0076】ここで、本実施例では、動画の解像度が低くても画質劣化が少ないとから、静止画を 2 倍、動画を 1 倍の走査期間にすることにより、静止画では水平クロック周波数は 1/2、ゲート走査期間は 2 倍、動画では両方とも 1 倍になるように制御される。しかし、前に述べたように静止画も動画も同じように水平クロック周波数 2/3、ゲート走査期間 1.5 倍にすることも可能であり、さらに駆動極性によって変えることもできる。動画の速度が遅い場合には、動画を静止画とし処理する方法も考えられる。

【0077】また、ウインド内に動画を表示するような場合に、ウインド外の静止画に対して動画の解像度が低い場合や表示全面に静止画を表示する場合と動画を表示する場合で動画の解像度に対して視覚特性が悪くなることを利用して表示速度を落としたいときについての実施例である。第 5 の実施例では動画時にはノンインターンースに駆動したが、この場合は動画時には多数本の走査線を同時駆動することにより、表示のための駆動周波数を下げて消費電力を下げることができる。例えばワープステーションの画面に NTSC 程度の動画を表示する場合に相当し、この時は 2 ライン同時若しくは 4 ライン同時に駆動することになる。

（実施例 6）図 12 に、本発明の第 6 の実施例におけるゲートの駆動電圧及びタイミングチャートを示す。

【0078】以上の例ではゲートの駆動時間を制御したが、本実施例では動画時に駆動時間が減少し、静止画時には画像の保持時間が増加する様な場合には、ゲートの ON レベルや OFF レベルを制御することが重要になると考えられる。つまり、動画を表示するときには時 (ON 時間が短い場合) はゲート電圧を高くし、静止画 (つまり、保持時間が長い場合) では OFF レベル低くする。これは、駆動 IC の耐圧が高い場合には、電圧を制御することにより容易に可能であるが、耐圧を越える場合には IC の電源を振る必要がある。これらの変化のタイミングは画像信号に影響がない様に画像信号が出力されていない期間に変えるのが好ましい。図 12 では第 5 の実施例を基に静止画の N と N+3 ラインと動画の N+4 ラインの時とで耐圧は十分大きいとして、振幅は変えずに ON と OFF のレベルを変えている。駆動 IC の耐圧が十分大きくなき場合には、動画／静止画によって、駆動 IC の電源電圧を振らなければならないが、その場合はライン毎に振るとしても電源電圧を振っている IC は全てその電源電圧となってしまうので他のラインの保持特性か ON 特性のどちらかを犠牲にする必要がある。但し、完全に 1 画面静止画と動画モードに分けて制御すれば、電源電圧はフィールド毎以上で振ることになるので、静止画や動画が連続的に表示される場合、十分効果がある。

【0079】次に、ゲート電圧をどの様に制御すべきかを示す。我々は通常駆動のフリッカ量（単にフィールド周波数を落とした場合の最小周波数スペクトル）を基準に実際にMF駆動を行った時にライン状の妨害縞が流れる現象を確認した。しかし、この妨害縞は通常駆動のフリッカ量が最低の時が最適ではなく、ある程度悪い方が見えにくくことが分かった。

【0080】以上の実施例では、静止画か動画でゲート電圧を制御したが、静止画の中でも光リーク量等に応じて駆動時間を可変にする場合等、本発明の要旨を逸脱しない範囲で変えることができる。

【0081】図13に、フリッカ量とライン状の妨害縞が検知できたかどうかの関係を示した。この図から、フリッカの最適値は平均輝度に対するフリッカ量が-30dB以上の時であることが分かった。つまり、ある程度ラインフリッカが大きいとそれがノイズとなってライン状の縞を認識できなくなるが、小さいと逆にライン状の縞がきれいに見えるために認識し易くなるものと考えられる。但し、さらに小さくなつて-40dB以下になると、その縞自体が見えなくなるので、TFTやダイオードのOFF特性が大幅に良くなればこのようにフリッカを増やすよりOFF特性を良くするようにゲートの電圧を下げる方法が有効と考えられる。

【0082】以上の実施例はある制御量を自動的に発生してゲートのON、OFFレベルを可変にしたが、本実施例では制御端子を装置の外側に配置し、マニュアルで可変にできるものである。ゲートの電圧レベルは通常駆動では外から動かせないようになっているが、MF駆動では、ライン状の縞が見えるかどうかは個人差や1フィールド期間に走査する走査線数で変化する事や温度などの外部環境によっても変化する。そこで、外側からマニュアルで可変にできる構造が望ましい。また、マニュアルで上記走査線数を変えられる構造により、それに連動してゲート信号を変えることもできる。ゲート信号を変える手段を本発明では持っているので、この構造による回路の追加は殆どない。また、静止画だけの使用目的である表示装置の場合には、動画での最適ゲート電圧のオフレベルよりオフ電圧を下げておくことが好ましい。

【0083】

【発明の効果】以上説明したように本発明（請求項1）によれば、等価的に走査信号駆動回路のダイナミックレンジを拡大することにより、走査信号駆動IC本来のダイナミックレンジの狭さによるスイッチング素子の書き込み特性の劣化や保持特性の劣化を防止することにより、表示画像の焼き付き、フリッカー等の画質劣化を防止し、かつ液晶の劣化を防止し、高画質で長寿命な液晶表示装置を実現することができる。さらに、表示信号電極の構成や印加する表示信号の交流化方式、表示信号の信号の内容によって制限されるものではなく、走査電極

駆動ICを用いたTFT-LCDであれば全て適用可能である。

【0084】また、本発明（請求項2）によれば、TFTなどの画素スイッチの保持時間が長くなるような場合のオフリーク電流によるフリッカ、焼き付き、ライン妨害、折り返し歪み等の増大を抑えることができ、さらに外からその特性を変えられる様にしたことにより、ライン妨害の見え方の個人差、及び時間、温度などによる特性変化を補償することができるため、高画質な液晶表示装置を実現することが可能となる。

【0085】また、保持時間を光リーク量によって変える手段を設けることにより、駆動周波数を最適に下げる事ができるので、低消費電力化が可能になる。さらに、静止画の時は、ゲートのオフレベルを下げることにより、保持時間を長くしても画質劣化がなくなり、消費電力を下げる事ができると共に、動画の時はオフレベルを上げることにより書き込み高速にすることができる。

【図面の簡単な説明】

【図1】第1の実施例に係わる液晶表示装置の基本構成を示すブロック図。

【図2】第1の実施例に用いた走査電極制御回路の一例を示す図。

【図3】第1の実施例における走査電極駆動回路と走査電極制御回路を用いた場合の走査信号の例を示す図。

【図4】第1の実施例において、走査電極駆動回路の出力ダイナミックレンジを拡大した場合のTFT-LCDパネルの各電極の電位を示す図。

【図5】第2の実施例に用いた走査電極制御回路5の構成例を示す図。

【図6】第2の実施例におけるレベルシフト回路の構成例を示す図。

【図7】第3の実施例に用いた走査電極制御回路の構成例を示す図。

【図8】第4の実施例における回路構成を示す図。

【図9】第4の実施例におけるゲートの駆動電圧及びタイミングチャートを示す図。

【図10】第5の実施例における回路構成を示す図。

【図11】第5の実施例におけるゲートの駆動電圧及びタイミングチャートを示す図。

【図12】第6の実施例におけるゲートの駆動電圧及びタイミングチャートを示す図。

【図13】フリッカ量とライン状の妨害縞が検知できたかどうかの関係を示す図。

【図14】MF駆動法の概念を示す図。

【図15】画素の電位変動波形及びフリッカ成分を示す図。

【図16】MF駆動時のフリッカ成分を示す図。

【図17】輝度変化の周波数スペクトルを示す図。

【図18】交流駆動を行うために一般的に用いられている

21

るフレーム反転駆動における各電極の電位波形を示す図。

【図19】スイッチング素子として用いられているTF Tの一般的な特性を示す図。

【符号の説明】

1 … TFT-LCDパネル

2 … 上側表示信号電極駆動回路

22

* 3 … 下側表示信号電極駆動回路

4 … 走査電極駆動回路

4 1 ~ 4 4 … 走査電極駆動 IC

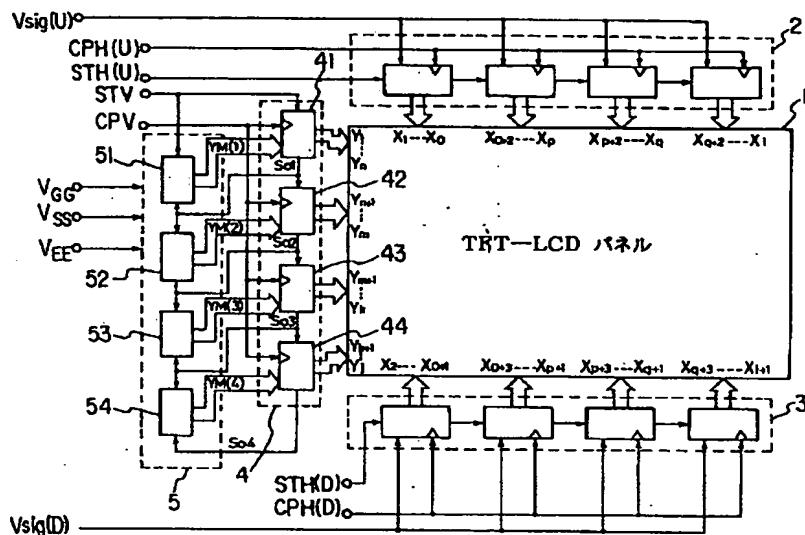
5, 5 1 ~ 5 4 … 走査電極制御回路

5 1 1 … V_{DD(n)} 選択回路

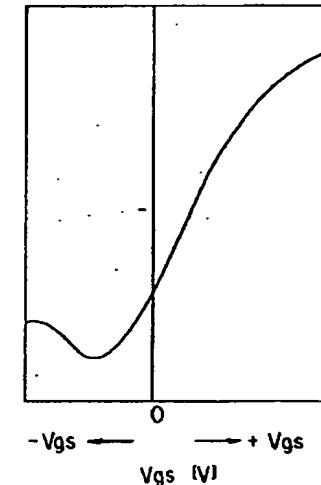
5 1 2 … V_{SS(n)} 選択回路

* 5 1 3 … カウンタ回路

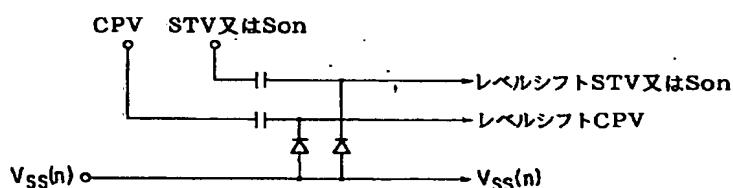
【図1】



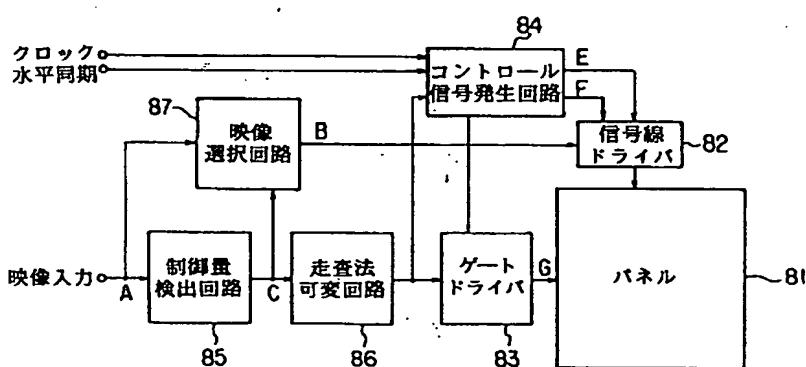
【図19】



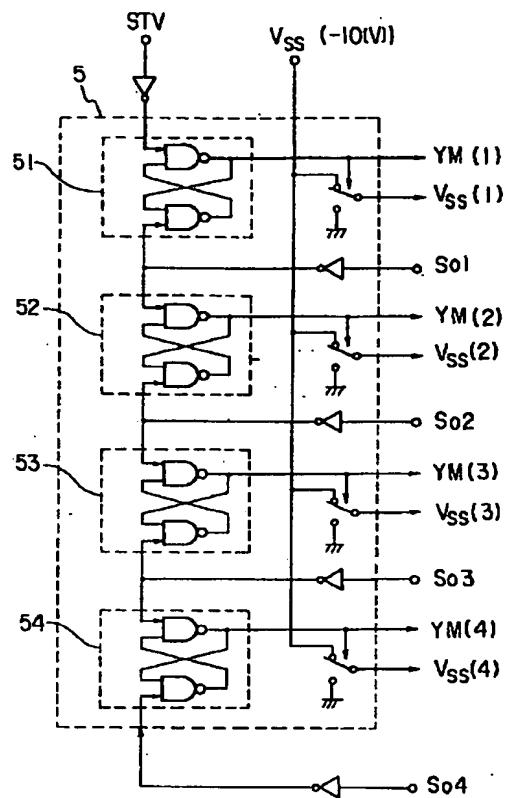
【図6】



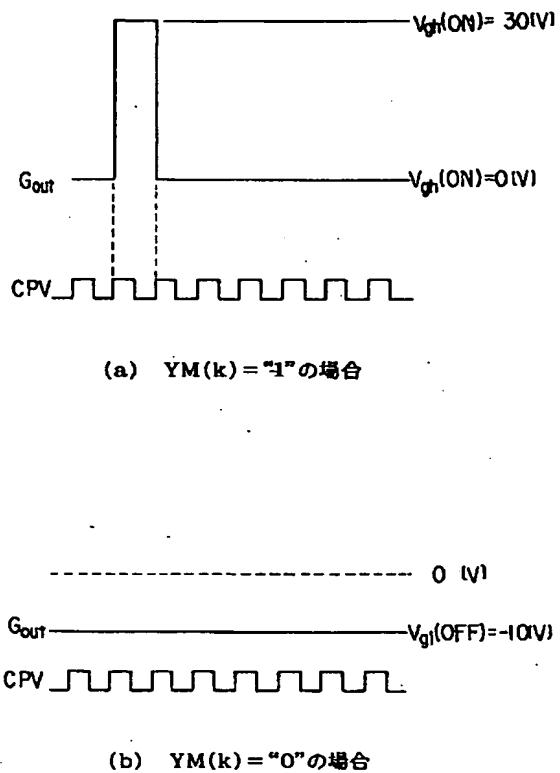
【図8】



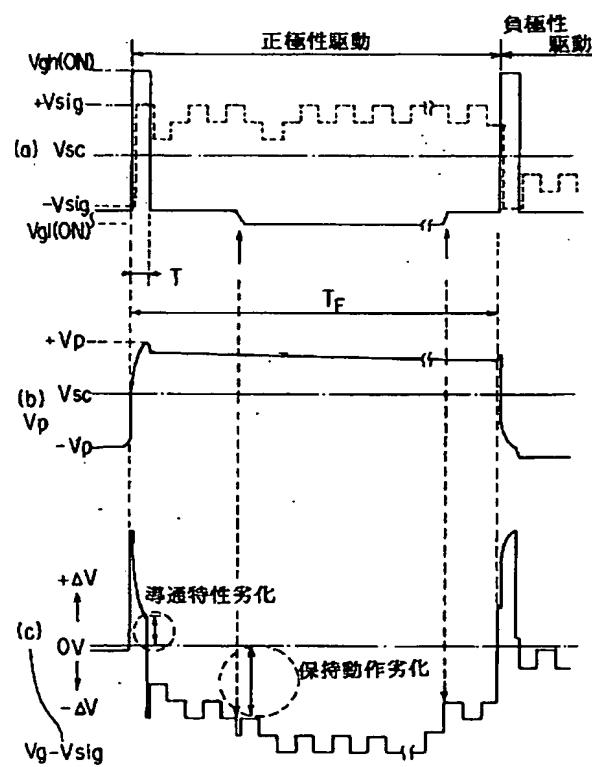
【図2】



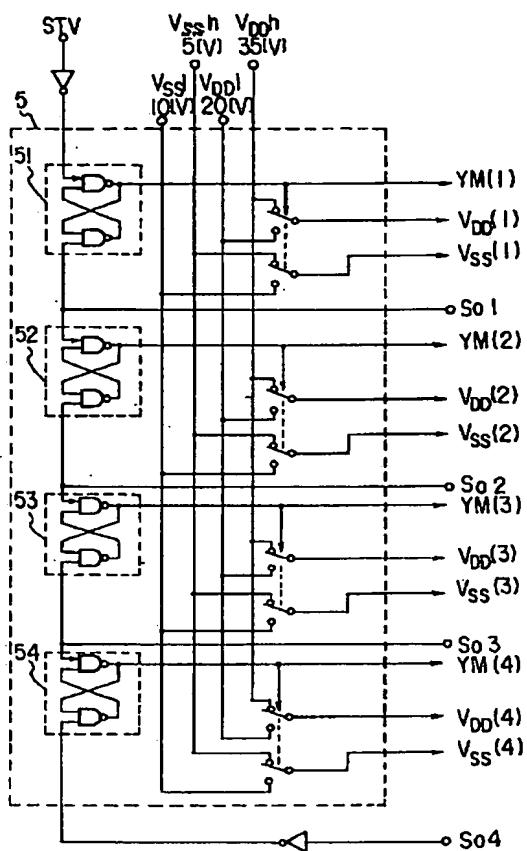
【図3】



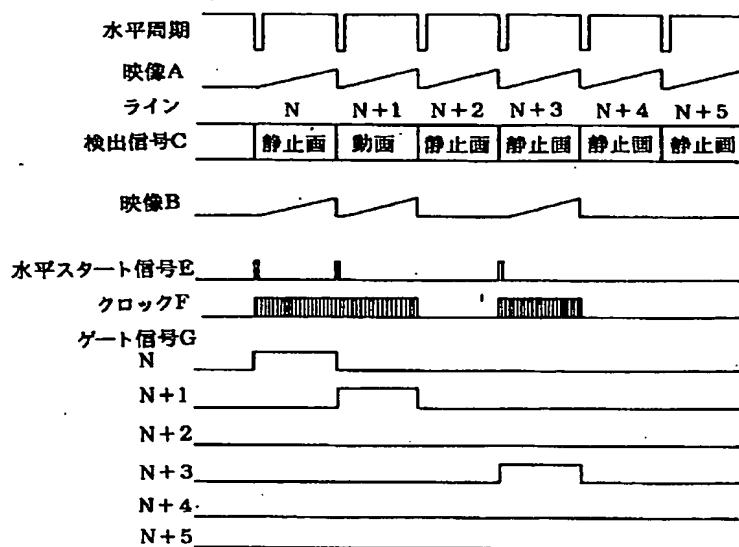
【図4】



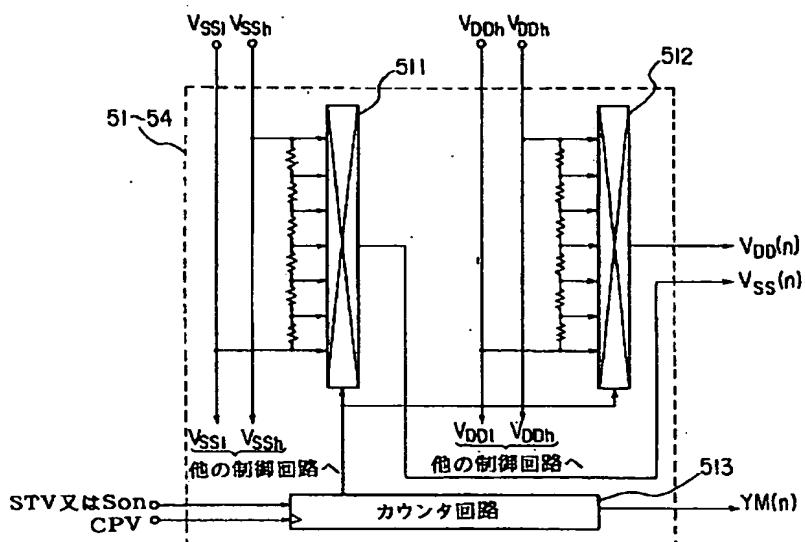
【図5】



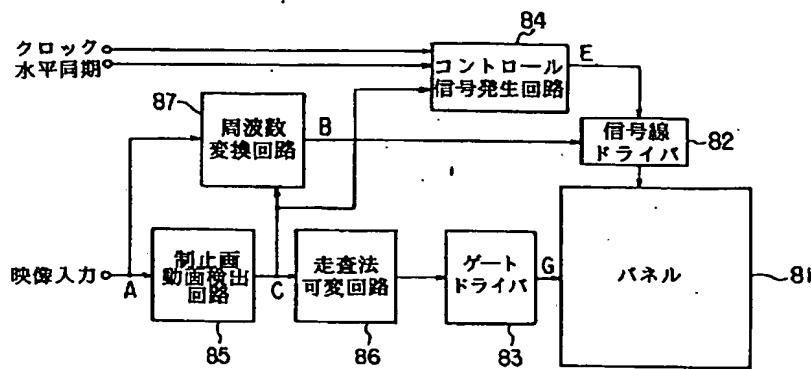
【図9】



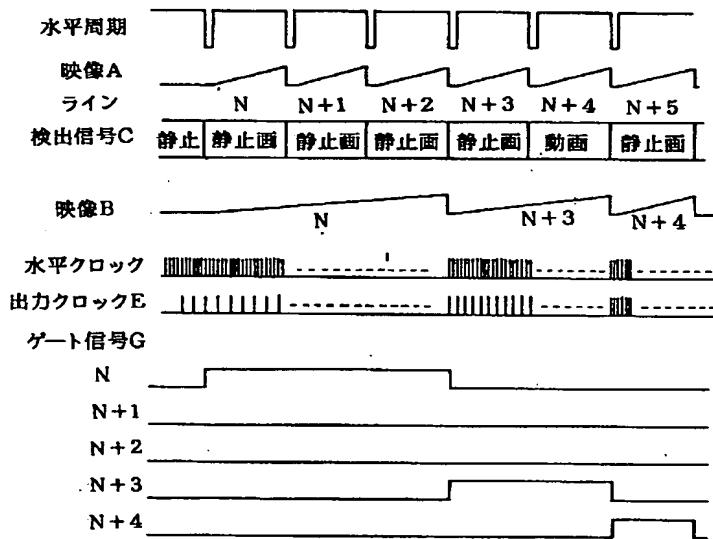
【図7】



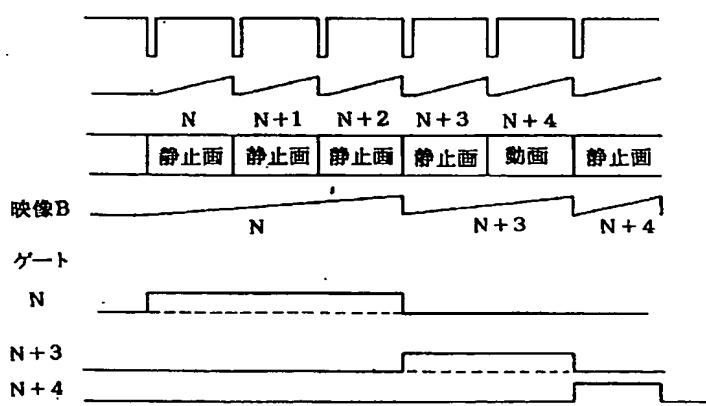
【図10】



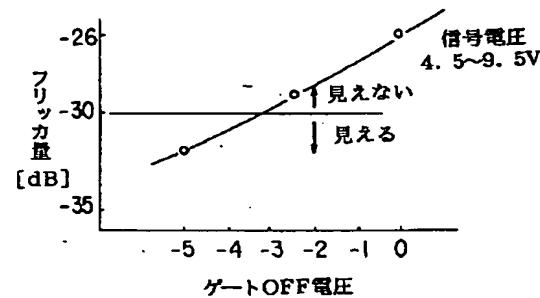
【図11】



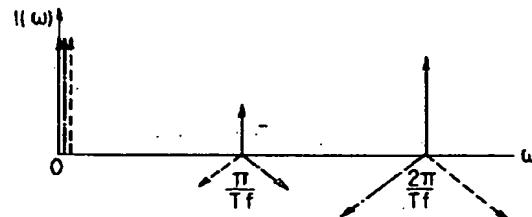
【図12】



【図13】

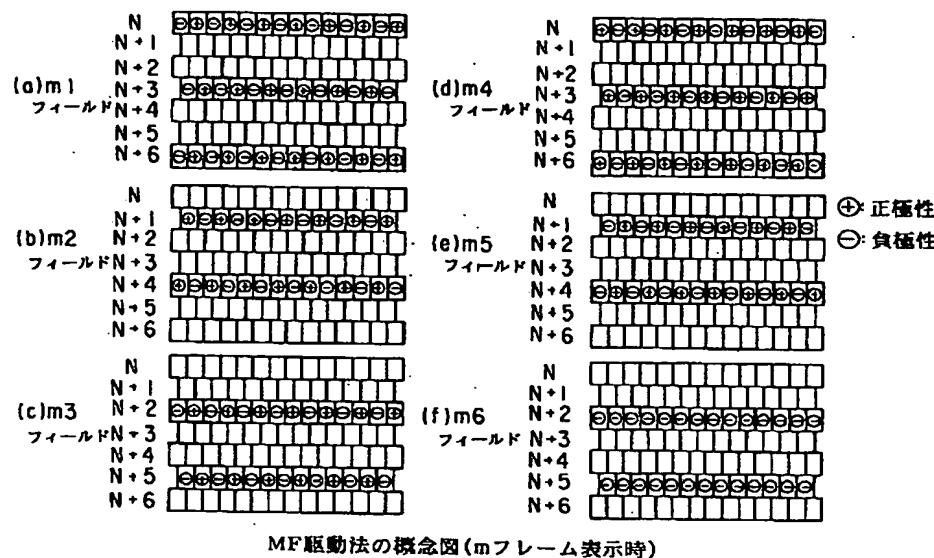


【図17】

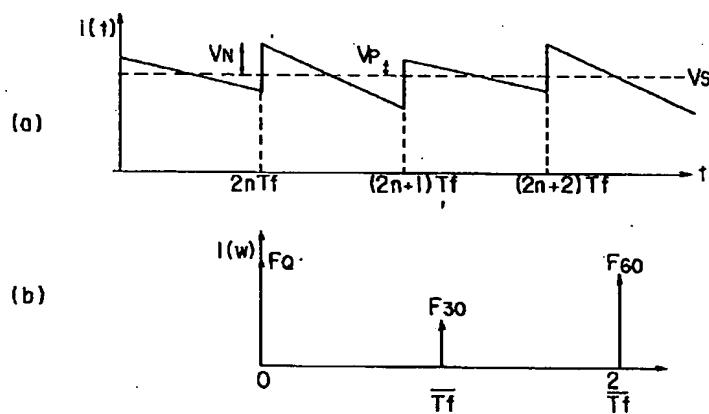


輝度変化の周波数スペクトル(MF駆動時)

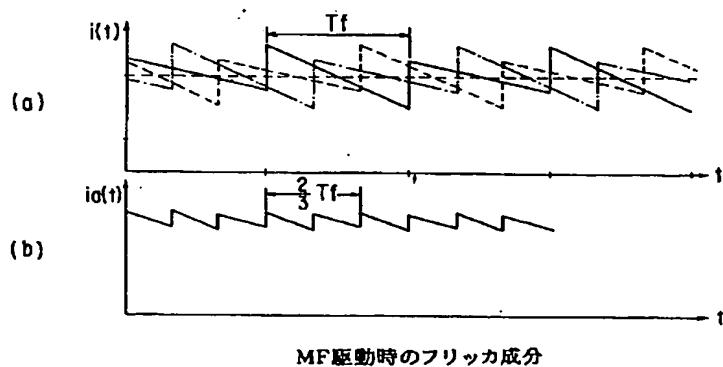
【図14】



【図15】



【図16】



【図18】

